

METHOD FOR MANUFACTURING ACTIVE MATRIX SUBSTRATE AND LIQUID CRYSTAL DISPLAY DEVICE

Patent number: JP2002214425

Publication date: 2002-07-31

Inventor: KIGUCHI HIROSHI; KATAUE SATORU; KAWASE TOMOKI; ARIGA HISASHI; SHIMIZU MASA HARU

Applicant: SEIKO EPSON CORP

Classification:

- international: G02B5/20; B41J2/01; G02F1/1335; G02F1/1343; G09F9/30; G09F9/35

- european:

Application number: JP20010318207 20011016

Priority number(s):

Also published as:



EP1331511 (A1)

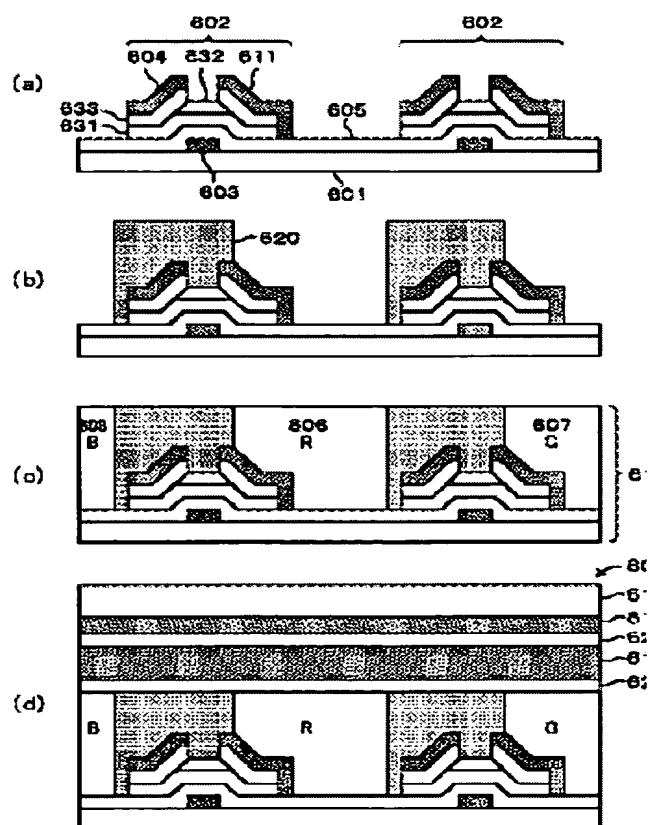
WO0233482 (A1)

US2002060757 (A)

Abstract of JP2002214425

PROBLEM TO BE SOLVED: To provide a method for manufacturing an active matrix substrate capable of avoiding a tangled manufacturing process, having broad options of selection of materials and having a high manufacturing yield and a method for manufacturing a liquid crystal display device by using the same.

SOLUTION: On a region for forming a pixel electrode electrically connected to an active element (602) conductive coloring layers (606-608) functioning as the pixel electrodes and the color filters are formed with a step to discharge ink resulting from mixing of color materials and a conductive material with an inkjet method.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-214425

(P 2 0 0 2 - 2 1 4 4 2 5 A)

(43) 公開日 平成14年7月31日 (2002.7.31)

(51) Int. Cl. ⁷	識別記号	F I	テマコード (参考)
G02B 5/20	101	G02B 5/20	101 2C056
B41J 2/01		G02F 1/1335	505 2H048
G02F 1/1335	505	1/1343	2H091
1/1343		G09F 9/30	338 2H092
G09F 9/30	338	349	B 5C094

審査請求 未請求 請求項の数11 O L (全14頁) 最終頁に続く

(21) 出願番号 特願2001-318207 (P 2001-318207)

(22) 出願日 平成13年10月16日 (2001.10.16)

(31) 優先権主張番号 特願2000-316957 (P 2000-316957)

(32) 優先日 平成12年10月17日 (2000.10.17)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002369

セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号

(72) 発明者 木口 浩史

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72) 発明者 片上 悟

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100079108

弁理士 稲葉 良幸 (外2名)

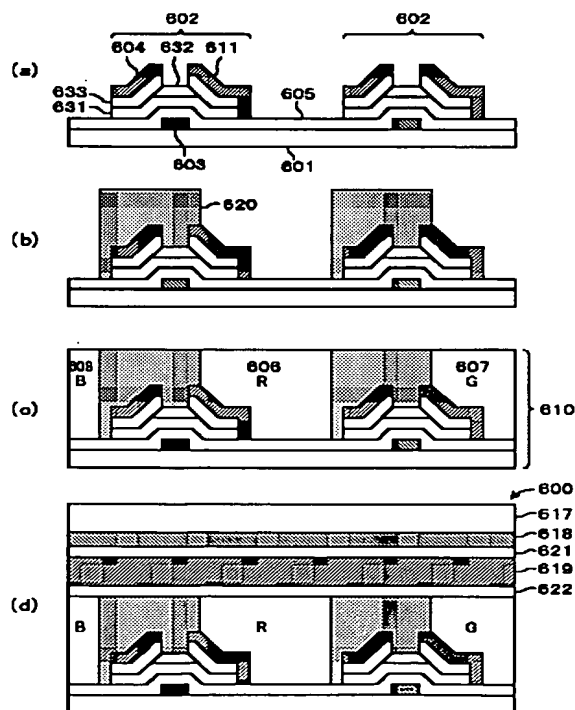
最終頁に続く

(54) 【発明の名称】 アクティブマトリクス基板及び液晶表示装置の製造方法

(57) 【要約】

【課題】 製造工程の煩雑さを避けることができ、材料選択の幅が広がるとともに製造歩留まりが高いアクティブマトリクス基板の製造方法及びこれを用いた液晶表示装置の製造方法を提供する。

【解決手段】 アクティブ素子 (602) に電気的に接続される画素電極の形成領域に、色材と導電性材料が混合されてなるインクをインクジェット方式で吐出する工程により、画素電極及びカラーフィルタとして作用する導電性着色層 (606~608) を形成する。



【特許請求の範囲】

【請求項 1】 アクティブ素子がマトリクス状に形成されてなるアクティブマトリクス基板の製造方法であって、

前記アクティブ素子に電氣的に接続される画素電極の形成領域に、色材と導電性材料が混合されてなるインクをインクジェット方式で吐出する工程により、画素電極及びカラーフィルタとして作用する導電性着色層を形成することを特徴とする、アクティブマトリクス基板の製造方法。

【請求項 2】 請求項 1 において、
前記アクティブ素子のうち前記導電性着色層が電氣的に接続される 1 つの電極以外の電極を覆う位置にブラックマトリクスを構成する絶縁層を所定の高さに形成した後、前記インクを吐出する前記工程を実行することを特徴とする、アクティブマトリクス基板の製造方法。

【請求項 3】 請求項 1 において、
前記導電性着色層が形成される位置に、光反射性を備えた反射層を形成した後、前記インクを吐出する前記工程を実行することにより、反射型のアクティブマトリクス基板を製造することを特徴とする、アクティブマトリクス基板の製造方法。

【請求項 4】 請求項 3 において、
前記反射層に、層の厚さ方向に光を透過させる間隙を形成することにより、半透過型のアクティブマトリクス基板を製造することを特徴とする、アクティブマトリクス基板の製造方法。

【請求項 5】 請求項 3 又は請求項 4 において、
前記アクティブ素子のうち前記導電性着色層が電氣的に接続される 1 つの電極以外の電極を覆う位置に第 1 の絶縁層を形成し、
前記第 1 の絶縁層上に、前記導電性着色層を前記 1 つの電極に電氣的に接続させる前記反射層と、ブラックマトリクスを構成する所定の高さの第 2 の絶縁層とを形成した後、
前記インクを吐出する前記工程を実行することを特徴とする、アクティブマトリクス基板の製造方法。

【請求項 6】 請求項 5 において、
前記第 1 の絶縁層は、前記アクティブ素子の全面を覆う位置に形成し、
前記反射層は、前記第 1 の絶縁層のうち前記 1 つの電極に対応する位置に形成されたコンタクトホールを介して前記 1 つの電極に電氣的に接続される、アクティブマトリクス基板の製造方法。

【請求項 7】 請求項 1 乃至請求項 6 の何れか一項において、
前記インクを吐出して形成される画素電極の色は、少なくとも 3 種類有することを特徴とする、アクティブマトリクス基板の製造方法。

【請求項 8】 請求項 1 乃至請求項 7 の何れか一項にお

いて、

前記アクティブ素子は薄膜トランジスタ (TFT) であることを特徴とする、アクティブマトリクス基板の製造方法。

【請求項 9】 請求項 1 乃至請求項 7 の何れか一項において、

前記アクティブ素子は薄膜ダイオード (TFD) であることを特徴とする、アクティブマトリクス基板の製造方法。

10 【請求項 10】 請求項 1 乃至請求項 9 の何れか一項に記載の方法により製造されたアクティブマトリクス基板と、前記アクティブマトリクス基板に対向して配置される対向基板との間に、液晶層を封入することを特徴とする液晶表示装置の製造方法。

【請求項 11】 請求項 10 に記載の方法により製造された液晶表示装置を表示手段として用いることを特徴とする電子機器の製造方法。

【発明の詳細な説明】

【0001】

20 【産業上の利用分野】 本発明は、TFT (Thin Film Transistor: 薄膜トランジスタ)、TFD (Thin Film Diode: 薄膜ダイオード) などのアクティブ素子がマトリクス状に形成されてなるアクティブマトリクス基板の製造方法及びこれを用いた液晶表示装置の製造方法に関する。

【0002】

【従来の技術】 従来より、アクティブマトリクス基板と、対向基板と、これらの基板間に液晶を挟持した構造の液晶表示装置が知られている。この液晶表示装置では、アクティブマトリクス基板に、アクティブ素子及びこれにより選択駆動される画素電極が設けられ、対向基板には対向電極が設けられている。このような液晶表示装置においてカラー表示を実現する為には、赤 (R)、緑 (G)、青 (B) の色彩を有する透過型のカラーフィルタを表示画素毎に配置する。

40 【0003】 特開平 9 - 2 9 2 6 3 3 号公報には、基板上に形成された TFT 間の開口領域に硬化性インクをインクジェット方式によって付与してカラーフィルタを形成し、このカラーフィルタ上に透明画素電極を形成することが記載されている。

【0004】

【発明が解決しようとする課題】 しかしながら、上記特開平 9 - 2 9 2 6 3 3 号公報では、インク層の形成と画素電極の形成とを別々に行なう必要があり、製造工程の煩雑さを免れなかった。

【0005】 また、画素電極の形成に先立つインクジェット吐出によってアクティブ素子の電極が被覆されてしまうのを防ぐため、アクティブ素子の上面全体にパシベーション膜や遮光層を形成したうえでインクジェット吐出する必要があるが、これらパシベーション膜や遮光層

には、アクティブ素子の電極につながる画素電極のためのコンタクトホールを形成する必要がある、製造工程の煩雑さを増していた。

【0006】一方、特開平8-313726号公報には、カラーフィルタとしての着色層を導電性とする事により、画素電極を兼ねるようにすることが記載されている。これによれば、インク層の形成と画素電極の形成を同一の作業で行なうことができ、パシベーション膜や遮光層にコンタクトホールを形成する必要もなくなる。

【0007】しかしながら、上記特開平8-313726号公報ではカラーフィルタとして導電性のレジストを用いることによってパターンニングしているが、最適な色調整、導電性、レジストとしての性能を、3つ同時に満たすために選定できる材料は極めて限られている。例えば、通常のフォトリソタイプカラーレジストでは、導電材料を混合すると、光開始剤によるラジカルの発生が阻害されることがあるので、その実現が困難な場合がある。

【0008】また、レジストを用いたパターンニングは露光、現像などの工程が不可欠であるため、製造工程の煩雑さは避けられない。また、パターンニングによって不要なレジストを除去せざるを得ないため、色材や導電性材料が無駄とならざるを得なかった。

【0009】本発明は、製造工程の煩雑さを避けることができ、材料選択の幅が広がるとともに製造歩留まりが高いアクティブマトリクス基板の製造方法及びこれを用いた液晶表示装置の製造方法を提供することを目的とする。

【0010】

【課題を解決するための手段】上記課題を解決するため、本発明のアクティブマトリクス基板の製造方法は、アクティブ素子に電気的に接続される画素電極の形成領域に、色材と導電性材料が混合されてなるインクをインクジェット方式で吐出する工程により、画素電極及びカラーフィルタとして作用する導電性着色層を形成することを特徴とする。

【0011】上記製造方法において、前記アクティブ素子のうち前記導電性着色層が電気的に接続される1つの電極以外の電極を覆う位置にブラックマトリクスを構成する絶縁層を所定の高さに形成した後、前記インクを吐出する前記工程を実行することが望ましい。

【0012】また、前記導電性着色層が形成される位置に、光反射性を備えた反射層を形成した後、前記インクを吐出する前記工程を実行することにより、反射型のアクティブマトリクス基板を製造することとしてもよい。

【0013】また、前記反射層に、層の厚さ方向に光を透過させる間隙を形成することにより、半透過型のアクティブマトリクス基板を製造することとしてもよい。

【0014】上記反射型又は半透過型のアクティブマトリクス素子の製造方法において、前記アクティブ素子の

うち前記導電性着色層が電気的に接続される1つの電極以外の電極を覆う位置に第1の絶縁層を形成し、前記第1の絶縁層上に、前記導電性着色層を前記1つの電極に電気的に接続させる前記反射層と、ブラックマトリクスを構成する所定の高さの第2の絶縁層とを形成した後、前記インクを吐出する前記工程を実行することが望ましい。

【0015】また、上記反射型又は半透過型のアクティブマトリクス素子の製造方法において、前記第1の絶縁層は、前記アクティブ素子の全面を覆う位置に形成し、前記反射層は、前記第1の絶縁層のうち前記1つの電極に対応する位置に形成されたコンタクトホールを介して前記1つの電極に電気的に接続されることが望ましい。

【0016】また、上記製造方法において、前記インクを吐出して形成される画素電極の色は、少なくとも3種類有することが望ましい。

【0017】また、上記製造方法において、前記アクティブ素子は薄膜トランジスタ(TFT)でもよく、薄膜ダイオード(TFD)でもよい。

【0018】本発明の液晶表示装置の製造方法は、上記の方法により製造されたアクティブマトリクス基板と、前記アクティブマトリクス基板に対向して配置される対向基板との間に、液晶層を封入することを特徴とする。

【0019】また、本発明の電子機器の製造方法は、上記の方法により製造された液晶表示装置を表示手段として用いることを特徴とする。

【0020】

【発明の実施の形態】以下本発明の実施の形態について図面を用いて詳しく説明する。

【0021】(1. 第1の実施形態) 第1の実施形態は、アクティブ素子としてTFTを用いる実施形態である。

【0022】(1-1. 製造工程) 図1~図4は第1の実施形態の製造工程の一例を示す図であり、各図(a)は平面図、(b)は(a)のA-A'線断面図である。まず、薄膜トランジスタ側基板201に、TFT202を形成する。このTFT202は、ゲート線203、ソース線204、絶縁膜205等から構成される(図1)。

【0023】次に、図2に示すように、ソース線204の保護膜となる絶縁膜220を形成する。この絶縁膜220は、TFT202の一部(ソース線204)を覆うとともに、画素の周囲を囲むように形成することにより、ブラックマトリクスとして機能する。更に、この絶縁膜を所定の高さに形成することにより、後にインクジェット吐出されるインクが他の画素に溢れないようにするバンクとして機能する。

【0024】絶縁膜220は、TFT202のうち導電性着色層が電気的に接続されるドレイン電極以外の電極(ソースおよびゲート)を覆うように形成されることが

望ましい。これにより、導電性インクを付与した場合に導電性インクがドレイン領域にのみ接続され、ソース及びゲートには接続されないようにすることができる。

【0025】また、絶縁膜220は、マトリクス状に交差するソース線204およびゲート線203に沿って形成されることが好ましい。これにより、ソース線およびゲート線とブラックマトリクスとの位置が一致し、開口率を確保することができる。また、ソース線204およびゲート線203を覆うように絶縁膜220を形成することにより、導電性着色層がソース線204又はゲート線203と短絡することを防止することができる。

【0026】次に、図3に示すように、絶縁膜205にコンタクトホールを開口し、その後に赤色の導電性インク・緑色の導電性インク・青色の導電性インクをインクジェット方式により各画素内に吐出する。このような導電性インクとしては、例えばインク内に導電性微粒子を混合、分散したものをを用いることができる。インクジェット吐出したインクは自然雰囲気中で乾燥させ、ホットプレート及び／又はオープンで固化させる。これにより、導電性着色層206～208が形成され、アクティブマトリクス基板210が完成する。

【0027】本実施例では、カラーフィルタとなるインクは導電性を持つ。導電性を持つインクは、例えば、透明導電膜の材料となるITO (Indium Tin Oxide)、SnO₂ (酸化錫)等の微粒子をインクに混ぜ合わせることで等により形成できる。

【0028】そして、このようにインクに導電性を持たせることで、これらにより形成された導電性着色層206～208を、薄膜トランジスタ側基板に設けられたカラーフィルタとして使用すると共に液晶を駆動するための画素電極として使用することが可能となる。このため、これらの導電性着色層206～208とTFT202のドレイン領域209とは、コンタクトホールを介して接続されている。

【0029】その後、図4に示すように、配向膜222を積層しラビング処理する。一方、対向基板217はその内側に、透明導電膜からなる対向電極218及び配向膜221が設けられているだけの構造となっている。薄膜トランジスタ側基板201と対向基板217の間には液晶219が封入され、液晶表示装置200となる。

【0030】本実施形態によれば、導電性インクから成るカラーフィルタが薄膜トランジスタ側基板に設けられている。これにより、対向基板にカラーフィルタを形成する必要がなくなり、対向基板の製造コストを低減できる。また薄膜トランジスタ側基板と対向基板との張り合わせ精度の許容度が広がる。

【0031】また本実施形態によればカラーフィルタとなる導電性インクが画素電極を兼ねるため、画素電極を成膜しこれをバナーニングする工程を省略できる。これによりコストの低減及び歩留まりの向上を図ることがで

きる。

【0032】また例えばITOから成る画素電極の上部にカラーレジスト等から成るカラーフィルタを形成する構成と比べると本実施形態は次のような優位点を持つ。即ち画素電極の上部にカラーフィルタを形成する構成であると、カラーフィルタに液晶駆動時の電圧が印加され、電圧分割により液晶に印加される電圧(実効電圧)が減少し、これは画質低下の原因となる。これに対して本実施形態では、導電性着色層206～208が画素電極とカラーフィルタとを兼ねるため、このような画質低下の問題が生じるのを有効に防止できる。

【0033】更に、本実施形態によれば、画素電極の上部にカラーフィルタを形成する構成に比べ、開口率を高めることもできる。即ち画素電極の上部にカラーフィルタを形成する構成によると、画素電極とカラーフィルタとの合わせ余裕が必要となるが、本実施例によればこのような合わせ余裕が必要ない分だけ開口率を高めることができる。

【0034】(1-2. 導電性着色層) さて導電性着色層は、上記実施形態のように、溶媒に顔料などの色素及びITO等の導電性物質を分散することで形成することができる。

【0035】溶媒に色素及び導電性物質を分散させる場合には、色素及び導電性物質等の固形成分の割合を一定値以下に抑える必要がある。導電性インク中の固形成分の割合が高いと、ポットライフ(使用可能な液体状態が保たれる時間)が短くなるからである。即ち、色素、導電性物質等の固形成分が凝集し、導電性インクのインクジェットによる吐出不能又は吐出特性の悪化をきたし、工場等での生産に支障をきたす。

【0036】そのため、固形成分比は10パーセント程度以下とすることが望ましく、6パーセント程度以下とすることが更に望ましい。なお固形成分比を少なくするためにはレジスト中に含ませる導電性物質等を少なくすればよいが、あまり少なくすると導電性着色層の比抵抗が増加してしまう。従ってポットライフと比抵抗の関係を考慮して、固形成分比は最もバランスの良いものとすることが必要である。

【0037】溶媒に顔料等を分散させる場合には、特に制限されないが、例えば赤色系顔料としてはペリレン系、アントラキノン系、ジアントラキノン系、アゾ系、ジアゾ系、キナクリドン系、アントラセン系等の顔料が挙げられる。また緑色系顔料としてはハロゲン化フタロシアニン系等の顔料が挙げられる。また青色系顔料としては、金属フタロシアニン系、インダンスロン系、インドフェノール系等の顔料が挙げられる。この他にも、紫色系、黄色系、シアニン系及びマゼンタ系の顔料等を併用することも可能である。

【0038】(1-3. 導電性) 本実施例における導電性着色層も所定のインピーダンス成分(比抵抗及び容量

成分)を持つ。従って導電性着色層がドレイン領域と液晶との間に介在することに起因して、液晶へ印加される実効電圧が低下するという問題も生じうる。そこで導電性着色層の比抵抗はなるべく小さいことが望ましい。

【0039】導電性着色層の比抵抗は、液晶パネルの大きさ、目指す表示特性等に依存はするが、 $1 \times 10^7 \Omega \cdot \text{cm}$ 程度以下であることが望ましく、 $1 \times 10^6 \Omega \cdot \text{cm}$ 程度以下であることが更に好ましい。

【0040】(1-4. 導電性微粒子の形状等)着色層中に含ませる導電性物質は微粒子状であることが望ましい。これは導電性物質を含ませることに起因するカラーレジストの透過率の低下を最小限に抑えるためである。同様の理由により、分散させる導電性物質は透明性を有することが望ましい。このため導電性物質としてはITO、 SnO_2 等が最適なものとなる。あるいはこれらとカーボン、金、銀との混合材料を使用することもできる。

【0041】また導電性物質を微粒子状にする場合、その微粒子の形状は、球状よりも、皿状あるいは棒状等であることが望ましい。なぜならば皿状、棒状等にすれば隣り合う微粒子間のオーバーラップ面積を大きくでき、この結果、電流をより流しやすくすることができ、比抵抗を下げることができるからである。即ち、比抵抗を下げるには分散させる導電性微粒子の割合を高くすればよいが、あまり高くすると例えば透過率が下がったり、色特性が低下したり、前述のポットライフ等の問題が生じる。皿状、棒状等の隣り合う微粒子間のオーバーラップ面積を大きくできる形状にすれば、導電性微粒子の割合をあまり高くすることなく比抵抗を下げるができる。

【0042】また導電性物質の均一な分散状態を実現するために導電性微粒子に疎水処理を施しその表面を疎水性とすることが望ましい。即ち、導電性微粒子が親水性の表面を有すると、顔料等の色素の多くが疎水性の表面を有するため、親水性の導電性微粒子の2次凝集等が生じ、均一な分散状態が得られない可能性があるからである。疎水処理は、例えばカップリング剤等を用いることで実現でき、カップリング剤としてはシラン系、チタン酸塩系、クロム系等の種々のものを用いることができる。

【0043】本実施例におけるブラックマトリクスは、ストライプ型、モザイク型、トライアングル型、4画素配置型等のパターンに配置されたカラーフィルタの間に配置され、遮光層となるものである。

【0044】(1-5. ブラックマトリクス)また本実施例においてブラックマトリクスを構成する絶縁膜は、シリコン酸化膜であることが望ましい。シリコン酸化膜は、薄膜トランジスタ、LSI等の製造プロセスにおける絶縁膜として一般的に使用されるものであり、耐熱性、耐薬品性に優れたものだからである。

【0045】即ち、従来のブラックマトリクスに用いら

れた材質に比べ、薄膜トランジスタ等の製造プロセスとの相性が良い。特にブラックマトリクスを薄膜トランジスタ側基板上に形成する場合には、この相性が問題となる。この場合には、ブラックマトリクスも薄膜トランジスタと同一製造プロセスで形成されることになるからである。

【0046】従って、ブラックマトリクスの材質として薄膜トランジスタの製造で一般的に使用されるシリコン酸化膜等を用いれば、例えばブラックマトリクスの形成工程の後に使用するエッチング液、温度等についてそれほど考慮する必要がなくなる。これにより製造プロセスに使用される薬品等の選択が容易となる。また、薄膜トランジスタにおける絶縁膜とブラックマトリクスとが多層構造となった場合にも、これらは同じ材質で形成されるため応力等により生じるひずみの悪影響を少なくできる。

【0047】また、ブラックマトリクスを構成するシリコン酸化膜を、薄膜トランジスタの絶縁膜(ソース線の保護膜)として兼用することも可能となる。

【0048】なお、本実施例においてはシリコン酸化膜のみならず、このシリコン酸化膜と均等な材質の膜、チタン酸化膜等も採用でき、薄膜トランジスタ等の製造とのプロセス適合性がよいものであれば種々のものを採用できる。

【0049】また本実施例において絶縁膜に含ませる色素としては顔料が望ましい。顔料には耐熱性が比較的高く、従って、カラーフィルタ等の耐熱性を増したときに、これに依じて色素の耐熱性を増すことが望ましいからである。但し、絶縁膜に含ませる色素はこれに限られるものではなく、例えば染料等を用いてもよい。本実施例で絶縁膜に含ませる黒色の顔料としては、カーボン系のもの等が考えられる。

【0050】(2. 第2の実施形態)第2の実施形態は導電性の着色層と薄膜トランジスタのドレイン領域との間にメタル等の導電層を介在させる実施形態である。

【0051】図5は第2の実施形態によるアクティブマトリクス基板及び液晶表示装置の平面図(a)およびそのA-A'線断面図(b)である。その製法が第1の実施形態と異なるのは、ドレイン領域409に通じるためのコンタクトホールを絶縁膜405に開口した後、ドレイン領域409と導電性着色層406~408とを導通させる導電層412を形成する点にある。この導電層412はメタル等より成る。そして導電層412を形成した後に、カラーフィルタと画素電極とを兼ねる導電性着色層406~408を形成し、アクティブマトリクス基板410とする。配向膜422、対向基板417、対向電極418、配向膜421、液晶419は上記第1の実施形態と同様に形成され、液晶表示装置400となる。

【0052】本実施形態によれば、画素電極となる導電性着色層406~408とドレイン領域409との間で

良好なコンタクトをとることができ、コンタクト抵抗の軽減等が可能となる。これにより液晶に印加される実効電圧を高くすることができ、表示特性の向上を図ることができる。この場合、導電層412の材料としては、ドレイン領域との間のコンタクト抵抗及び導電性着色層との間のコンタクト抵抗を十分に小さくできるものが望ましい。

【0053】(2-1. 変形例1) また、本実施形態は上記に限らず、導電層412をソース線404の形成時に、ソース線404と同一材料により形成してもよい。すなわち、ソース線404をパターンニング形成する際に、このソース線404と同一材料の導電層412もパターンニング形成する。その後、導電性着色層406～408を形成する。このようにソース線404と同一の材料で導電層412を形成する手法によれば、導電層を形成するために新たなフォトリソ及びエッチング工程を付加する必要がなくなり、工程数の低減及び歩留まりの向上を図ることができる。

【0054】本実施形態では、メタル等から成る導電層412をコンタクトホールから引き出し、導電性インクとの間の接触抵抗が十分低くなるように、導電性着色層406との間の接触面積の大きさを決める。但し、導電層412が非透光性材料から成る場合には、この接触面積を大きくしすぎると開口率が低下するため、要求されるコンタクト抵抗と開口率とに応じてこの接触面積の大きさを決定する必要がある。

【0055】(2-2. 変形例2) 導電層412は、図5のようにコンタクトホールの周辺部にのみ形成してもよいが、これに限らず、画素電極となる導電性着色層406の周辺部に形成してもよい。これにより、ドレイン領域409と画素電極との間の寄生抵抗を小さくでき、画質低下を防止することができる。

【0056】また導電層412を導電性着色層406の周辺部に形成する場合、周辺部に設けられた導電層412をブラックマトリクスの一部として兼用することも可能となる。この場合、ゲート線403、ソース線404が、ブラックマトリクスの他の一部となる。

【0057】(2-3. 変形例3) また、導電層412を、導電性着色層406～408の下部全面にITOで形成してもよい。これにより、仮に導電性着色層406～408の比抵抗が高くても、実際にかかる抵抗は導電性着色層の厚み分だけであるため、液晶印加実効電圧の低減が有効に防止される。

【0058】(2-4. 変形例4) 更に、導電層412を導電性着色層406～408の下部全面に形成するとともに、導電層412をメタル等の非透光性の材料で形成すれば、反射型のアクティブマトリクス型液晶表示装置を構成することができる。反射型のアクティブマトリクス液晶表示装置を形成するときは、導電層412の材料としてはなるべく反射率の高いものが望ましい。

【0059】従来の反射型液晶表示装置では、カラーフィルタは対向基板側に形成されていた。しかしながら反射型液晶表示装置では、反射光のみが光源となるため、開口率をより高めることが望まれている。本実施例では、カラーフィルタを薄膜トランジスタ側基板401に内蔵することで開口率を向上できる。更にカラーフィルタを導電性にする事で、画素電極と液晶との間にカラーフィルタが介在することによる生ずる電圧分割の問題等を防止できる。

【0060】また反射型液晶表示装置を構成するために封入される液晶419は、高分子分散型液晶(PDLC)であることが望ましい。PDLCでは、TN液晶と異なり、光の透過を散乱強度により制御でき、偏光板が不要となる利点がある。偏光板を不要とすることで、開口率を向上できると共に装置の製造コストを低減できる。PDLCは、高分子中に μ m程度のオーダの液晶分子を分散させたり、網目状の高分子中に液晶を含ませることで実現できる。

【0061】(3. 第3の実施形態) 第3の実施形態は、アクティブ素子であるTFTとして上記と異なる形態のものを用いる実施形態である。上記第1及び第2の実施形態と異なる点は、TFTのゲート電極とソース及びドレイン電極との位置関係が、上下逆になっている点である。

【0062】図6は、第3の実施形態によるアクティブマトリクス基板及び液晶表示装置の製造工程断面図である。図6(a)に示されるように、薄膜トランジスタ側基板601上に、ゲート電極603、ゲート絶縁膜605、アモルファスシリコン膜631、エッチング保護膜632、オーミック層633、ソース電極604及びドレイン電極611を形成することにより、TFT602を形成する。

【0063】次に、図6(b)に示されるように、ソース電極604上に絶縁膜620を形成する。この絶縁膜はブラックマトリクスを兼ねており、かつ後に付与されるインクが他の画素に溢れないようにするバンクを兼ねている。

【0064】更に、図6(c)に示されるように、各画素に赤、緑、青の導電性インクを選択的にインクジェット吐出し、乾燥及び固化させる。これにより、画素電極およびカラーフィルタの機能を兼ね備えた導電性着色層606、607、608が形成され、アクティブマトリクス基板610が完成する。

【0065】最後に、図6(d)に示されるように、配向膜622を積層シラビング処理する。一方、対向基板617はその内側に、透明導電膜からなる対向電極618及び配向膜621が設けられている。薄膜トランジスタ側基板601と対向基板617の間には液晶619が封入され、液晶表示装置600となる。

【0066】本実施形態によれば、ドレイン電極611

がTFT602の上面に配置されているため、画素電極と導通するためのコンタクトホールが一切不要となり、工程が簡略化されるという利点がある。

【0067】なお、TFTの構造は上記各実施形態で説明したものに限らず、アモルファス（非晶質）シリコン薄膜トランジスタにおける逆スガタ型、正スガタ型の構造、ポリ（多結晶）シリコン薄膜トランジスタにおけるプレーナ型、正スガタ型の構造等、種々のものを採用できる。

【0068】（3-1. 変形例5）図7は、第3の実施形態の変形例を示す図である。なお、図6と同様の部分については、同じ符号を付してその説明を省略する。本変形例は、第3の実施形態のドレイン電極611に、光反射性を備えた電極641を導電接続するように設けることによって、反射型液晶表示装置とするものである。

【0069】まず、図7（a）に示されるように、図6（a）と同様にソース電極604及びドレイン電極611を含むTFT602を形成する。

【0070】次に、図7（b）に示されるように、絶縁膜640を形成する。反射型液晶表示装置を形成する場合は、この絶縁膜640を設けない構成もとり得る。しかしながら、反射型液晶表示装置としては、反射光の利用効率を高めることが望ましい。すなわち、画素電極として作用する部分の面積をより広く形成することが望ましい。そこで、隣接するトランジスタ或いは配線を構成する電極（図7においては、ソース電極604）より上方の部分も画素電極として作用する部分とするため、絶縁膜640を形成している。

【0071】ここで、本実施形態は反射型液晶表示装置であるため、絶縁膜640は、光透過性を有するものでなくてもよい。

【0072】絶縁膜640を形成した後、ドレイン電極611に通じるためのコンタクトホールを絶縁膜640に開口し、ドレイン電極611と導通させる導電層641を形成する。

【0073】この導電層641は、反射型液晶表示装置とするため、アルミニウム（A1）等の光反射率のなるべく高い材料により形成される。また、図示していないが、反射型液晶表示装置として表示品質をより好ましいものとするため、導電層641の表面には細かな凹凸を有する乱反射面が形成されている。

【0074】そして、図6の例と同様に、絶縁膜620を形成する。但し、ソース電極604の全体を覆う必要はない点で図6の例と異なる。この絶縁膜620はブラックマトリクスを兼ねており、かつ後に付与されるインクが他の画素に溢れないようにするバンクを兼ねている。

【0075】更に、図7（c）に示されるように、各画素に赤、緑、青の導電性インクを選択的にインクジェット吐出し、乾燥及び固化させる。これにより、画素電極

及びカラーフィルタの機能を兼ね備えた導電性着色層606、607、608が形成され、反射型のアクティブマトリクス基板610'が完成する。

【0076】最後に、図7（d）に示されるように、配向膜622を積層しラビング処理する。一方、対向基板617はその内側に、透明電極膜からなる対向電極618及び配向膜621が設けられている。薄膜トランジスタ側基板601と対向基板617の間には液晶619が封入され、反射型液晶表示装置600'となる。

【0077】（3-2. 変形例6）図8は、第3の実施形態の更なる変形例を示す図である。なお、図6又は図7と同様の部分については、同じ符号を付しその説明を省略する。本変形例は、変形例5の導電層641を、メタル等の非透光性の材料で形成し、かつ部分的に透光性を与える形状に形成して導電層651とすることにより、半透過型のアクティブマトリクス型液晶表示装置を構成するものである。

【0078】まず、図8（a）に示されるように、図6（a）及び図7（a）と同様にソース電極604及びドレイン電極611を含むTFT602を形成する。

【0079】次に、図8（b）に示されるように、絶縁膜650を形成する。ここで、本変形例は反射光及び透過光の各々を表示に利用する半透過型液晶表示装置であるため、絶縁膜650は、光透過性を有する材料により形成する。なお、絶縁膜650を形成しない構成も採用することができる。しかし、変形例5において絶縁膜640を形成することが好ましいのと同様の理由から、本変形例においても絶縁膜650を形成することが好ましい。

【0080】絶縁膜650を形成した後、ドレイン電極611に通じるためのコンタクトホールを絶縁膜650に開口し、ドレイン電極611と導通させる導電層651を形成する。

【0081】この導電層651は、反射光も表示に利用する半透過型液晶表示装置とするため、アルミニウム（A1）等の光反射率のなるべく高い材料により形成される。また、図示していないが、本変形例においても、反射光を表示に利用する際の表示品質をより好ましいものとするため、導電層651の表面には細かな凹凸を有する乱反射面が形成されている。

【0082】変形例5と異なるのは、この導電層651に、部分的に光を透過させるためのスリット652を形成する点である。このスリット652は、導電層651のパターニング工程において形成される。

【0083】なお、導電層651に透光性を与えるための形状は、スリットに限らず導電層651が部分的に除去された形状であればどのような形状であってもよい。また、導電層651を部分的に除去する面積は、画素領域を透過する光（バックライトの光）の透過率をどの程度に設定するかに応じて決定される。

【0084】次に、図7の例と同様に、絶縁膜620を形成する。この絶縁膜620はブラックマトリクスを兼ねており、かつ後に付与されるインクが他の画素に溢れないようにするバンクを兼ねている。

【0085】更に、図8(c)に示されるように、各画素に赤、緑、青の導電性インクを選択的にインクジェット吐出し、乾燥及び固化させる。これにより、画素電極およびカラーフィルタの機能を兼ね備えた導電性着色層606、607、608が形成され、半透過型のアクティブマトリクス基板610”が完成する。

【0086】最後に、図8(d)に示されるように、配向膜622を積層してラビング処理する。一方、対向基板617はその内側に、透明導電膜からなる対向電極618及び配向膜621が設けられている。薄膜トランジスタ側基板601と対向基板617の間には液晶619が封入される。

【0087】更に、薄膜トランジスタ側基板601側から光を照射するバックライト660が設けられ、半透過型液晶表示装置600”となる。

【0088】(4. 第4の実施形態) 第4の実施形態は、アクティブ素子としてTFDを用いる実施形態である。

【0089】図9～図12は、第4の実施形態の製造工程の一例を示す図であり、各図(a)は平面図、(b)は(a)のA-A'線断面図である。まず、薄膜ダイオード側基板801は、例えば、ガラス、プラスチック、磁器、半導体ウエハなどの絶縁性を有する材料にて形成される。この薄膜ダイオード側基板801は、透過型液晶表示装置を構成する場合は透明性を有している必要があるが、反射型液晶表示装置を構成する場合は透明性を有している必要はない。

【0090】図9に示すように、薄膜ダイオード側基板801上に、信号線814、TFD802の第1の導電膜851を所定のパターンに形成する。具体的には、タンタルまたはタンタルを主成分とする金属をスパッタリング法または電子ビーム蒸着法で形成し、リアクティブイオンエッチングあるいはケミカルドライエッチングなどを行って所定のパターンに形成する。

【0091】信号線814は、走査信号線として用いられるもので、薄膜ダイオード側基板801上に所定のパターンで複数並行して設けられ、図示せぬ走査信号駆動回路の駆動用ICが配置される位置まで延びている。

【0092】第1の導電膜851は、信号線814から延長して薄膜ダイオード側基板801上に配設され、信号線814と接続した状態に形成される。

【0093】なお、必要に応じ、このパターンニングに先だって、薄膜ダイオード側基板801上の全面に酸化タンタルの保護酸化膜を形成してもよい。この保護酸化膜は、スパッタリング法で堆積したタンタル膜を熱酸化する方法、酸化タンタルからなるターゲットを用いたスパ

ッタリング法などで形成することができる。

【0094】次に、薄膜ダイオード側基板801をクエン酸などの電解液に入れ、信号線814及び第1の導電膜851を陽極酸化させ、それらの表面に酸化タンタル膜を形成することで、第1の導電膜851の表面に絶縁膜852を形成する。

【0095】次に、薄膜ダイオード側基板801の全面にクロム(Cr)をスパッタリングしてクロム膜を成膜した後、エッチングして、所定パターンの第2の導電膜853をパターンニングする。この第2の導電膜853の形成によって、2端子型非線形素子であるTFD802が形成される。これにより、第1の導電膜851と第2の導電膜853とが絶縁膜852を挟んで容量結合される。また、駆動用ICからの信号は、信号線814から第1の導電膜851に伝わり、TFD802に入力されることとなる。

【0096】更に、この薄膜ダイオード側基板12に所定パターンの導電層812を各画素のほぼ全域にわたって形成する。導電層812は、例えば透過型液晶表示装置を構成する場合はITOから構成される。反射型液晶表示装置を構成する場合は、導電層812をアルミニウム(A1)から構成し、表面に細かな凹凸を有する乱反射面が形成されている。

【0097】また、導電層812は、TFD802側の位置で、第2の導電膜853と重ねられて、TFD802と接続される。信号線814からの信号は、TFD802を介して、導電層812に入力されることとなる。

【0098】次に、図10に示すように、信号線814を覆う絶縁膜820を形成する。この絶縁膜820は、信号線814だけでなく、図10(a)に示すように、ブラックマトリクスとバンクを兼ねるように、各画素間の境界部分に形成される。

【0099】そして、図11に示すように、各画素に導電性のインクをインクジェット吐出し、乾燥及び固化させて導電性着色層806～808とし、アクティブマトリクス基板810が完成する。

【0100】次に図12に示すように、アクティブマトリクス基板810上に配向膜822を積層してラビング処理する。一方、透明な対向基板817に走査線818を配設し、さらに配向膜821を積層してラビング処理し、アクティブマトリクス基板810と対向基板817を対向させ、これらの間に液晶819を封入して液晶表示装置800が形成される。

【0101】なお、対向基板817の外側面には図示しない偏光板が配設される。透過型アクティブマトリクス基板には、バックライトを付加して液晶表示装置とする。

【0102】(4-1. 変形例7) 図13乃至図15は、第4の実施形態の変形例によるアクティブマトリクス基板及び液晶表示装置の製造工程の一例を示す図であ

り、各図(a)は平面図、(b)はそのA-A'線断面図である。なお、図9乃至図12と同様の部分については、同じ符号を付しその説明は省略する。本変形例は、第4の実施形態の導電層812を、メタル等の非透光性の材料で形成し、かつ部分的に透光性を与える形状に形成して導電層870とすることにより、半透過型のアクティブマトリクス型液晶表示装置を構成するものである。

【0103】図13に示すように、本変形例のアクティブマトリクス基板を製造するには、まず図9と同様に、TFDを構成する第2の導電膜853を形成する。

【0104】次に、図14に示すように、光透過性を備えた絶縁膜860を形成する。ここで、この絶縁膜860を設けない構成もととり得る。しかしながら、反射型に限らず半透過型液晶表示装置としては、反射光の利用効率を高めることが望ましい。すなわち、画素電極として作用する部分の面積をより広く形成することが望ましい。そこで、隣接するTFDあるいは配線を構成する電極(図14においては、隣接する第2の導電膜853)の上部も画素電極として作用する部分とするため、絶縁膜860を形成している。

【0105】絶縁膜860を形成した後、第2の導電膜853に通じるためのコンタクトホールを絶縁膜860に開口し、第2の導電膜853と導通する導電層870を形成する。

【0106】この導電層870は、反射光も表示に利用する半透過型液晶表示装置とするため、アルミニウム

(A1)等の光反射率のなるべく高い材料により形成される。また、図示しないが、反射光を表示に利用する際の表示品質をより好ましいものとするため、導電層870の表面に細かな凹凸を有する乱反射面が形成されている。

【0107】また、この導電層870には、部分的に光を透過させるためのスリット872を形成する。このスリット872は、導電層870のパターニング工程において形成される。

【0108】なお、導電層870に透光性を与えるための形状は、スリットに限らず、導電層870が部分的に除去された形状であればどのような形状であっても良い。また、導電層870を部分的に除去する面積は、画素領域を透過する光(バックライトの光)の透過率をどの程度に設定するかに応じて決定される。

【0109】次に、図15に示すように、導電層870の外形に沿った形状に絶縁膜880を形成する。この絶縁膜880は、ブラックマトリクスとバンクを兼ねるように、各画素間の境界部分に形成される。

【0110】そして、各画素に導電性のインクをインクジェット吐出し、乾燥及び固化させて導電性着色層806~808とし、半透過型の液晶表示装置を構成するアクティブマトリクス基板810'が完成する。

【0111】次に、図12と同様に、アクティブマトリクス基板810'上に配向膜822を積層してラビング処理する。一方、透明な対向基板817に走査線818を配設し、さらに配向膜821を積層してラビング処理し、アクティブマトリクス基板810'と対向電極817を対向させ、これらの間に液晶819を封入して液晶表示装置800'が形成される。

【0112】なお、対向基板817の外側面には図示しない偏光板が配設される。本変形例は、半透過型液晶表示装置としているため、バックライト890を配置する。

【0113】ここで、図示はしないが、導電層870のスリットを形成しない構成とすれば、反射型液晶表示装置とすることができる。

【0114】(5. 電子機器) 図16は、本発明の1実施形態の製造方法により製造される電子機器であるノート型パーソナルコンピュータの斜視図である。このパーソナルコンピュータ500は、上記のカラー液晶表示装置を表示部として用いているので、材料選択の幅が広がるとともに製造歩留まりが高いという利点を有している。

【0115】図に示すように、液晶表示装置300は筐体510に収納され、この筐体510に形成された開口部511から液晶表示装置300の表示領域が露出するように構成されている。また、パーソナルコンピュータ500は、入力部としてのキーボード530を備えている。

【0116】このパーソナルコンピュータ500は、液晶表示装置300の他に、図示しないが、表示情報出力源、表示情報処理回路、クロック発生回路などの様々な回路や、それらの回路に電力を供給する電源回路などからなる表示信号生成部を含んで構成される。液晶表示装置300には、例えば入力部530から入力された情報等に基づき表示信号生成部によって生成された表示信号が供給されることによって表示画像が形成される。

【0117】本実施形態に係る電気光学装置が組み込まれる電子機器としては、パーソナルコンピュータに限らず、携帯型電話機、電子手帳、ページャ、POS端末、ICカード、ミニディスクプレーヤ、液晶プロジェクタ、およびエンジニアリング・ワークステーション(EWS)、ワードプロセッサ、テレビ、ビューファインダ型またはモニタ直視型のビデオテープレコーダ、電子卓上計算機、カーナビゲーション装置、タッチパネルを備えた装置、時計、ゲーム機器など様々な電子機器が挙げられる。

【0118】

【発明の効果】本発明によれば、製造工程の煩雑さを避けることができ、材料選択の幅が広がるとともに製造歩留まりが高いアクティブマトリクス基板の製造方法及びこれを用いた液晶表示装置の製造方法を提供することが

できる。

【図面の簡単な説明】

【図 1】 第 1 の実施形態の製造工程の一例を示す図である。

【図 2】 第 1 の実施形態の製造工程の一例を示す図である。

【図 3】 第 1 の実施形態の製造工程の一例を示す図である。

【図 4】 第 1 の実施形態の製造工程の一例を示す図である。

【図 5】 第 2 の実施形態によるアクティブマトリクス基板及び液晶表示装置の平面図 (a) およびその A-A' 線断面図 (b) である。

【図 6】 第 3 の実施形態によるアクティブマトリクス基板及び液晶表示装置の製造工程断面図である。

【図 7】 第 3 の実施形態の変形例によるアクティブマトリクス基板及び液晶表示装置の製造工程断面図である。

【図 8】 第 3 の実施形態の他の変形例によるアクティブマトリクス基板及び液晶表示装置の製造工程断面図である。

【図 9】 第 4 の実施形態の製造工程の一例を示す図である。

【図 10】 第 4 の実施形態の製造工程の一例を示す図である。

【図 11】 第 4 の実施形態の製造工程の一例を示す図である。

【図 12】 第 4 の実施形態の製造工程の一例を示す図である。

【図 13】 第 4 の実施形態の変形例による製造工程の

一例を示す図である。

【図 14】 第 4 の実施形態の変形例による製造工程の一例を示す図である。

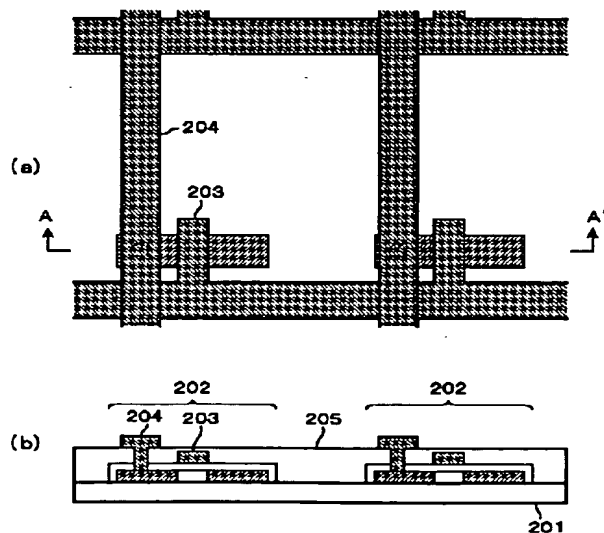
【図 15】 第 4 の実施形態の変形例による製造工程の一例を示す図である。

【図 16】 本発明の実施形態の製造方法により製造される電子機器であるノート型パーソナルコンピュータの斜視図である。

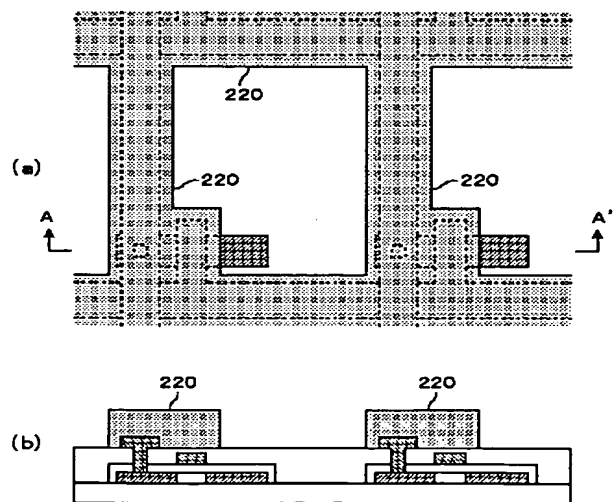
【符号の説明】

- 10 201、401、601・・・薄膜トランジスタ側基板、801・・・薄膜ダイオード側基板
202、602・・・TFT（薄膜トランジスタ）、802・・・TFD（薄膜ダイオード）
206～208、406～408、606～608、806～808・・・導電性着色層
209、409・・・ドレイン領域、611・・・ドレイン電極
412、812・・・導電層
210、410、610、810・・・アクティブマトリクス基板
217、417、617、817・・・対向基板
218、418、618・・・対向電極、818・・・走査線
219、419、619、819・・・液晶
220、420、620、820・・・絶縁膜
221、421、621、821・・・配向膜
222、422、622、822・・・配向膜
200、400、600、800、300・・・液晶表示装置
500・・・パーソナルコンピュータ（電子機器）

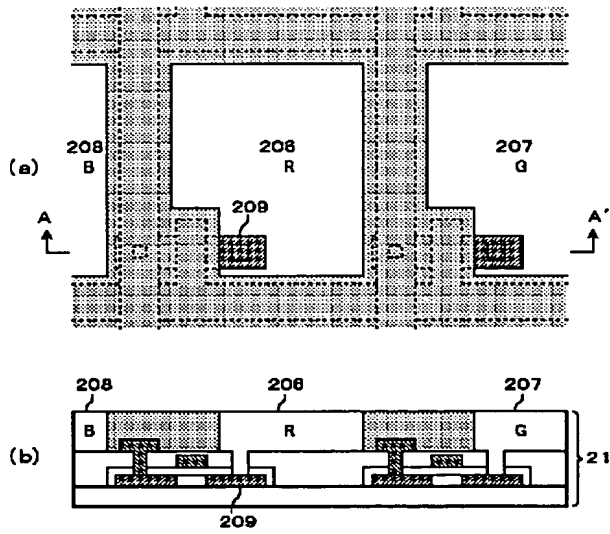
【図 1】



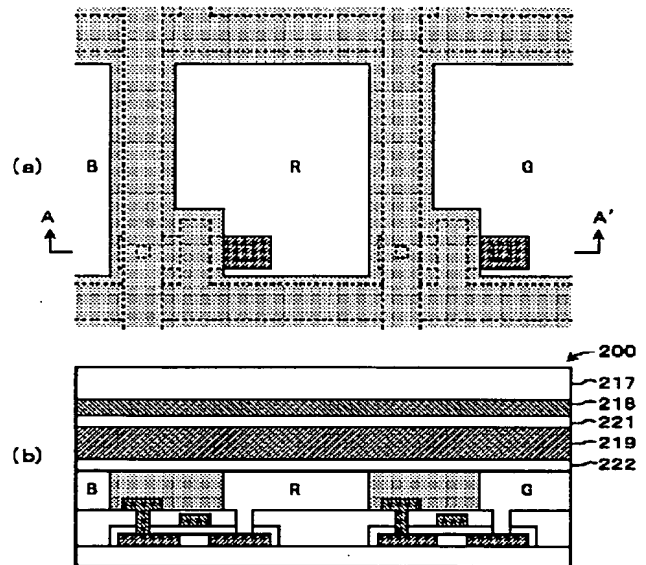
【図 2】



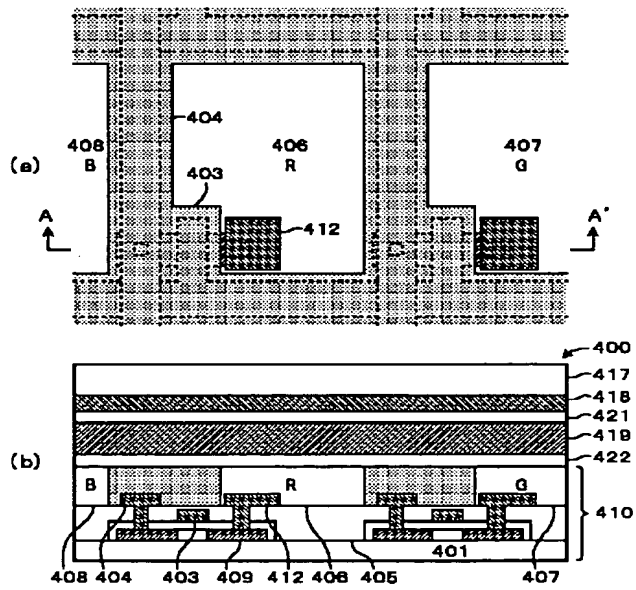
【図 3】



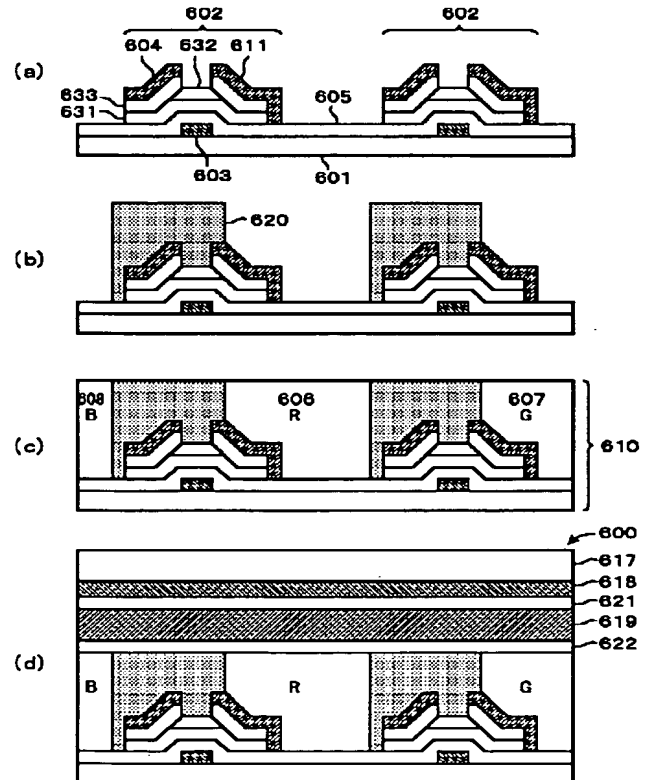
【図 4】



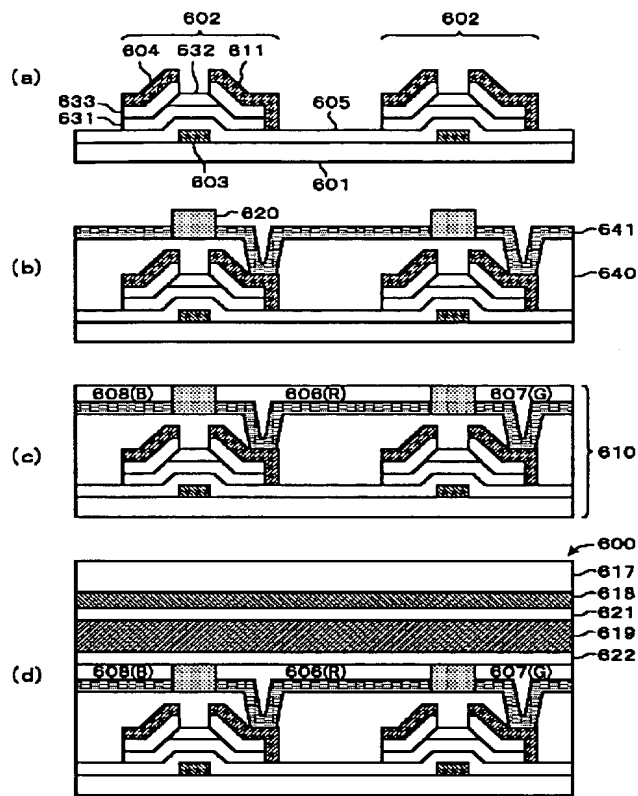
【図 5】



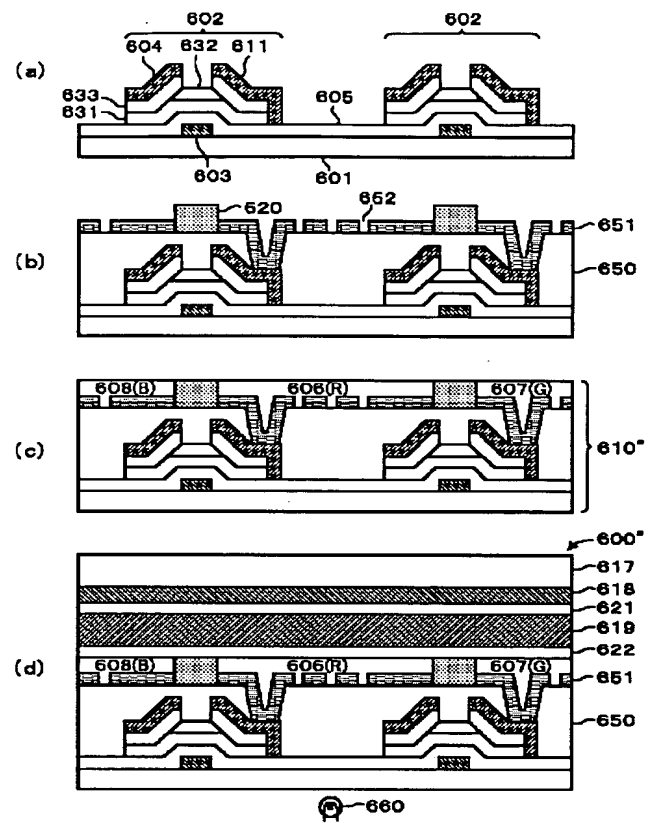
【図 6】



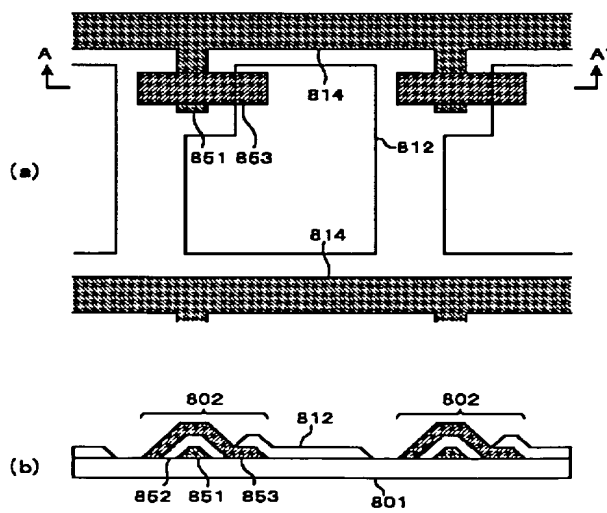
【図 7】



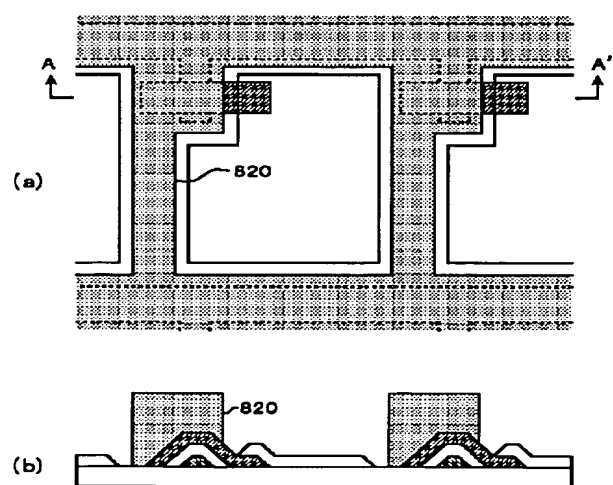
【図 8】



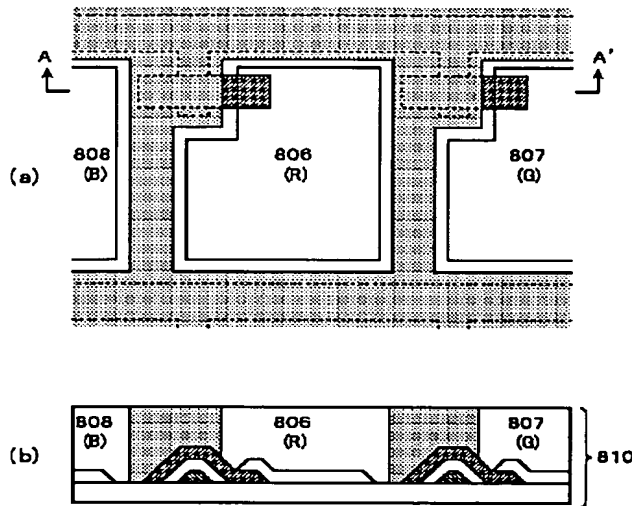
【図 9】



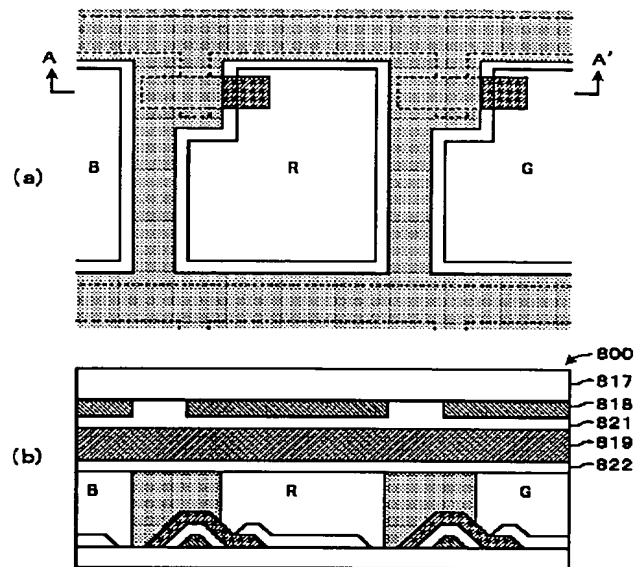
【図 10】



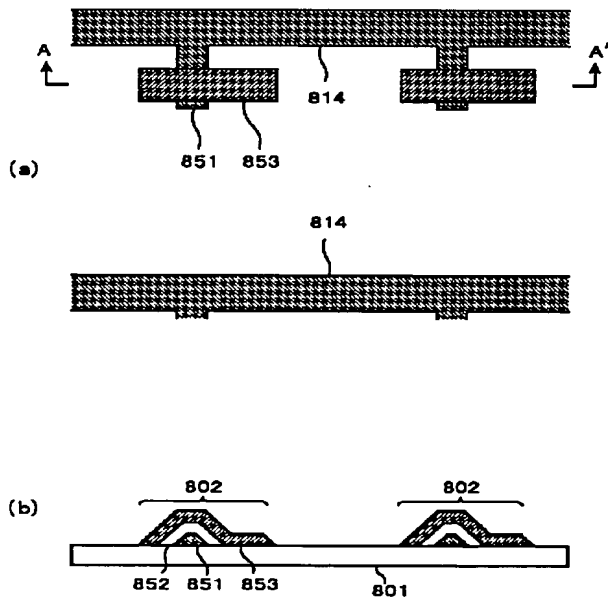
【図 11】



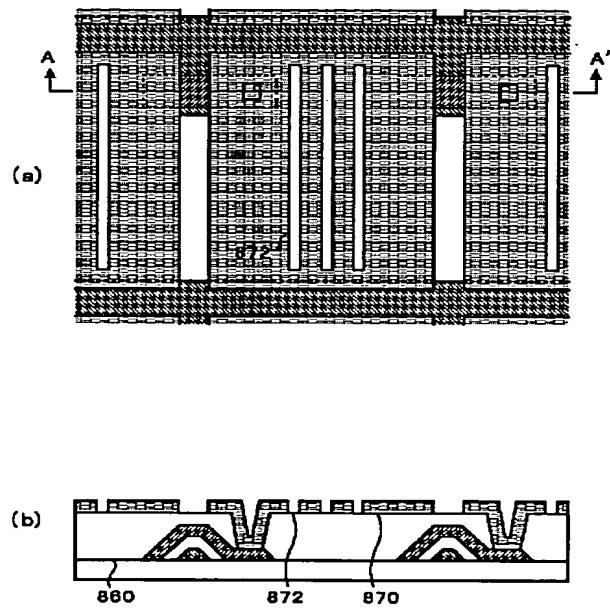
【図 12】



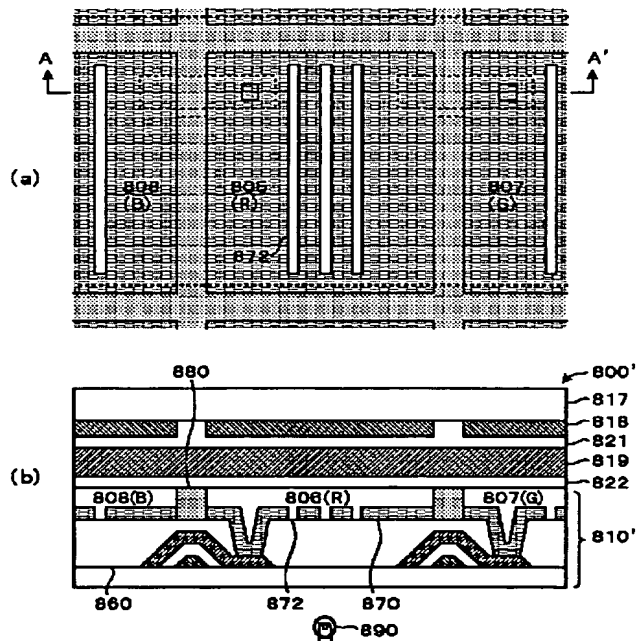
【図 13】



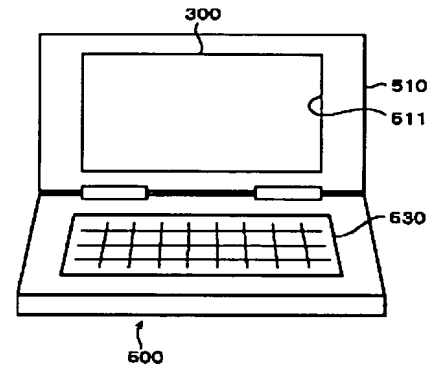
【図 14】



【図15】



【図16】



フロントページの続き

(51) Int. Cl.⁷

G 0 9 F 9/30

識別記号

3 4 9

F I

G 0 9 F 9/30

テマコード (参考)

3 4 9 C

3 4 9 D

9/35

9/35

B 4 1 J 3/04

1 0 1 Z

(72) 発明者 川瀬 智己

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72) 発明者 有賀 久

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72) 発明者 清水 政春

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

F ターム (参考) 2C056 FB01

2H048 BA11 BA47 BA64 BB02 BB24 BB42

2H091 FA02Y FB02 FC01 GA03

GA13 LA12 LA15

2H092 HA04 HA06 JA24 JA25 JA26

JA46 KA03 KA04 KA18 KB04

KB24 MA04 MA05 MA19 NA27

NA29 PA08 PA09

5C094 AA42 AA43 BA03 BA04 BA43

CA19 CA24 DA14 DA15 DB04

EA04 EA07 EB02 ED03 ED11

ED15 HA08